

(Pinch off Voltage ولتاژ بحرانی یا) و (pMOS ترانزیستور)

پژوهشگر و نویسنده: دکتر (افشین رشید)

با اعمال یک ولتاژ به دوسر (گیت _ سورس) سبب pMOS ترانزیستور Gate نکته : اعمال ولتاژ مخالف به گیت را در گرایش معکوس قرار دهیم PN میشود که سد

یا همان نوعی ترانزیستور اثر میدان ، به دسته ای از ترانزیستورها اطلاق می شود . کار کنترل pMOS ترانزیستور . جریان در این قطعات ، توسط یک میدان الکتریکی صورت می گیرد

به دو دسته ی عمده ی : ترانزیستورهای تک قطبی و ترانزیستورهای دوقطبی ، تقسیم بندی می ، pMOS ترانزیستور شود . گفتنی است ترانزیستورهای اثر میدان ، دارای سه پایه ی سورس، درین و گیت هستند . این گروه از تقسیم می شوند . در این نوع فت ، برخلاف فت های JFET و جی فت Mosfet ترانزیستورها ، خود به دو گروه ماسفت دو قطبی پیوندی که کنترل جریان امیتر و کلکتور با جریان ورودی به بیس صورت می گیرد ، سورس و درین ، با اعمال ولتاژ به گیت ، کنترل جریان می شوند

(pMOS گرایش سد در ولتاژ معکوس ترانزیستور)

هر گونه افزایشی درمیزان این ولتاژ ، گسترش سریعتر لایه سد (ناحیه تهی از حامل های جریان) در داخل کانال را به همراه دارد و موجب افزایش مقاومت کانال و کاهش جریان درین میشود و با کاهش جریان ولتاژ ، عرض کانال بیشتر گرایش سد در) میشود و مقاومت کانال را کاهش میدهد. در این شرایط جریان درین بیشتری از مدار میگذرد. و سبب میشود (pMOS ولتاژ معکوس ترانزیستور

(Pinch off Voltage ولتاژ بحرانی یا)

بیش از حد مجاز باشد یعنی به pMOS اگر ولتاژ جریان گیت در ترانزیستور Pinch off Voltage ولتاژ بحرانی یا میگویند. دراین حالت جریان (VP) مقداری که به بسته شدن حداکثری کانال گیت _ سورس منجر میشود، ولتاژ بحرانی یا با شماره فنی pMOS به صورت فنی معین، تحمل مقدار ولتاژ بحرانی ثابت میماند. تحمل ولتاژ برای یک drane درین موجود میباشد (دیتا شیت) data sheet مشخصی نمایش داده میشود. که در برگه اطلاعات آن یا

پژوهشگر و نویسنده: دکتر (افشین رشید)

دکترای تخصصی نانو _ میکرو الکترونیک